

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-085151

(43)Date of publication of application : 25.03.1994

(51)Int.Cl.

H01L 23/50

H01L 21/52

H01L 21/60

(21)Application number : 04-234841

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 02.09.1992

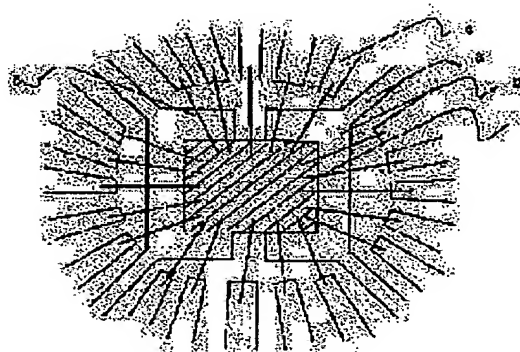
(72)Inventor : KOYAMA YUUGO

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To relax the effect caused by thermal expansion of a bonding agent upon a die and a semiconductor chip after having die bonded by separating respectively a die pad section into at least two portions which are identical to each other in area and shape.

CONSTITUTION: The current semiconductor device tends to increase the number of I/O pins of semiconductor chips to comply with such demands as higher integration and more enhanced functions. This increases the size of semiconductor chips themselves currently and die. As for die pad-shaped lead frames, however, the heat of a bonding agent generated after having die-bonded, changes an expansion coefficient, thereby warping the die pads or the semiconductor chips. To solve this, a die 2 is divided into at least two parts and an IC chip is loaded in such fashion that it may rest on the divided parts. Therefore, this reduces a contact area and relaxes the effect of thermal expansion of the bonding agent on the die pad 2 and the semiconductor chip after the die bonding.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

BEST AVAILABLE COPY

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-85151

(43)公開日 平成6年(1994)3月25日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/50		U 9272-4M		
		S 9272-4M		
21/52		A 7376-4M		
21/60	3 0 1	B 6918-4M		

審査請求 未請求 請求項の数4(全5頁)

(21)出願番号 特願平4-234841

(22)出願日 平成4年(1992)9月2日

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 小山 裕吾

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

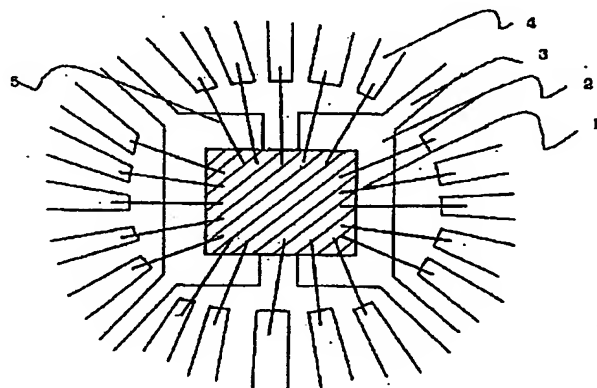
(74)代理人 弁理士 鈴木 喜三郎 (外1名)

(54)【発明の名称】 半導体装置とその製造方法

(57)【要約】 (修正有)

【構成】半導体チップ1と半導体装置のチップの周囲に配されたインナーリード4と、半導体チップとインナーリードとをワイヤ5によりボンディングしている、樹脂封止された半導体装置において、リードフレーム上の、ダイパッド2が二つもしくは二つ以上の互いに分離したものからなるリードフレームを用いた半導体装置。また上記の分離したダイパッド部を、一本もしくは二本以上の支持腕で接続、あるいはリードフレームのインナーリードの一部分が上記のダイパッドの分割された部分に入り込ませたリードフレームを用いた半導体装置。

【効果】ダイボンド後のDB剤の熱膨張によるダイパッド、半導体チップへの影響を緩和できる。またマルチチップではアース電位を個別にとることが可能となり、さらに半導体チップのリードに面していない側のパッドをパッド間結線やアース結線、外部への信号入出力端子として有効に使用可能となる。



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項 1】半導体チップと半導体装置のチップの周囲に配されたインナーリードと、半導体チップとインナーリードとをワイヤによりボンディングしている、樹脂封止された半導体装置において、リードフレーム上の、ダイパッドが二つもしくは二つ以上の互いに分離したものから成っているリードフレームを用いたことを特徴とする半導体装置。

【請求項 2】半導体チップと半導体装置のチップの周囲に配されたインナーリードと、半導体チップとインナーリードとをワイヤによりボンディングしている、樹脂封止された半導体装置において、リードフレーム上の、ダイパッドが二つもしくは二つ以上の互いに分離したものから成っているリードフレームを用いたことを特徴とする半導体装置の製造方法。

【請求項 3】請求項 1 記載の半導体装置のリードフレームのダイパッド部が一本もしくは二本以上の支持腕で接続されているリードフレームを用いたことを特徴とする半導体装置。

【請求項 4】請求項 1 または請求項 2 記載の半導体装置のリードフレームのインナーリードの一部分がダイパッドの分割された部分に入り込んでいるリードフレームを用いたことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体装置の組立工程で用いられるリードフレームの構造に関する。

【0002】

【従来の技術】従来の半導体装置に用いられるリードフレームは、図 3 に示されるように正方形或いは長方形の形状を持つ一枚板のダイパッド 2 で形成されていた。

【0003】

【発明が解決しようとする課題】現在半導体装置は高集積化、高機能化等ニーズによる半導体チップの I/O ピン数（入出力端子数）増加の傾向があり、現状の半導体チップの大きさではアセンブリ技術に対処しきれない点が出てくる。そのため、半導体チップそのものが大きくななければならない。半導体チップサイズが拡大すると、上記従来技術のダイパッド形状のリードフレームではダイボンド後に接着剤（以降 D B 剤と呼ぶ）の熱による膨張率の変化によりダイパッド或いは半導体チップに反りが生じる。

【0004】又、半導体装置の薄型化による半導体チップ、ダイパッドの薄型化によって従来サイズの半導体チップを考えても、それぞれの曲げ強度の劣化により上記と同様の問題が考えられる。

【0005】次にマルチチップについて考えてみる。上記従来技術のリードフレームを用いてダイパッド上に半導体チップを複数個搭載したとき半導体チップ間のパッド間結線はできるが、例えばアースをとるときダイパッ

ドに端子を持ってくるとアース電位が皆共通になってしまいアース電位の個別化を図るときに具合が悪い。また半導体チップのリードに面していない側のパッドをパッド間結線或いはアース電位をとる以外直接外部端子に対しての信号入出力端子とさせる事は難しい。

【0006】

【課題を解決するための手段】本発明による半導体装置は、半導体チップを外部端子と接続するために用いるリードフレームにおいて、

1) リードフレーム上のダイパッド部が二つもしくは二つ以上の同一面積且つ同一形状の互いに分離したものから成っている事を特徴とするリードフレーム。

【0007】2) リードフレーム上のダイパッド部が二つもしくは二つ以上の相異なる面積、或いは相異なる形状の互いに分離した物から成っている事を特徴とするリードフレーム。

【0008】が用いられている事を特徴とする。

【0009】また上記 1)、2) のそれぞれにおいて

3) 分離されたダイパッド部が一本もしくは二本以上の直線或いは曲線で織りなされていることを特徴とするリードフレーム。

【0010】であってもよい。

【0011】また上記 1)、2)、3) のそれぞれにおいて

4) インナーリードの一部分がダイパッドの分割された部分に入り込んでいる事を特徴とするリードフレーム。

【0012】であってもよい。

【0013】

【実施例】以下、本発明について実施例に基づいて詳細に説明する。

【0014】図 1 は本発明の一実施例を示す要部の図である。1 は IC チップ、2 はダイパッド、3 はタブ吊りリード、4 はインナーリード、5 はワイヤである。また図 1 で用いているリードフレームを図 2 に示す。リードフレームのダイパッド部が分割されており分割された両方の部位にかかるように IC チップは載る。従来は図 3 のようにダイパッド部が一つの部分から成っており本発明ではそれが分離された形になっている。図 1 のようにダイパッドが二つの同一面積、同一形状の部分から成っていても良く、例えば図 4 のように四つの同一面積同一形状の部分から成っていたり、図 5 のように二つの相異なる面積、形状を持つ部分から成っていたり、図 6 のように三つの相異なる面積、形状を持つものから成っていたりしても良い。

【0015】図 7 は本発明のリードフレームの一実施例を示す。図 2 とは異なり、分離されたダイパッドが一本の直線で織りなされる支持腕で接続されている。この支持腕の形状は一本、直線である必要はなく、例えば図 8 のように曲線で織りなされる一本の支持腕でも良いし、図 9 のように直線で織りなされる二本の支持腕で

も良い。

【0016】図10は本発明の一実施例である。2はダイパッド、4はインナーリード、3はタブ吊りリードである。ダイパッドの分割された部分にインナーリードの一部分が入り込んでいることを特徴としてこの入り込んでいるインナーリードの長さは図10のようにダイパッドの中心部まで延びている必要はなく、また一本である必要もない。また分割も4カ所が分離する必要もない。図11に本発明のリードフレームを用いた半導体装置の一実施例の要部の図である。図11のリードフレームに半導体チップ1を搭載しており、複数の半導体チップがダイパッド上に搭載されている場合に半導体チップの全パッドが有効に使えることになる。この図では入り込んでいるインナーリードがそれぞれの分離部分で2本ずつありこれが実際にはもっと多くのリード本数になる可能性もある。このように結線すれば半導体チップのそれぞれの端子で複数の電位を保持したいときにはそれぞれを同一リードに結線することで済むし、また従来使えなかった側のパッドから配線を引き出してボンディングする事が可能になる。

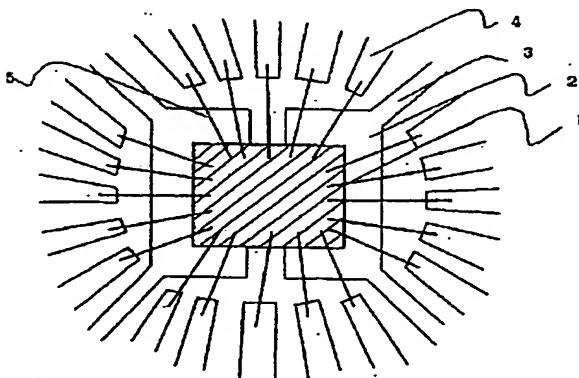
【0017】

【発明の効果】以上述べたように本発明の半導体装置用リードフレームは、従来のリードフレームのダイパッドが一つの四辺形状から成るのに対し複数の分離されたダイパッドから成り、またそれぞれが支持腕で接続されて形成される事で、ダイボンド後のD B剤の熱膨張によるダイパッド、半導体チップへの影響が接触面積が少ない事から緩和される。

【0018】またマルチチップでアース電位を個別にとることが可能になり、また半導体チップのリードに面していない側のパッドがパッド間結線やアースをとるだけでなく、外部への信号入出力端子機能も果たす事になりパッドを有効に使える事になる。

【図面の簡単な説明】

【図1】



【図1】本発明の半導体装置の一実施例を示す要部の図。

【図2】本発明の半導体装置のリードフレームの一実施例を示す図。

【図3】従来の半導体装置の図。

【図4】本発明の半導体装置のリードフレームの一実施例を示す要部の図（ダイパッドが4つの同一面積、形状から成っている）。

【図5】本発明の半導体装置のリードフレームの一実施例を示す要部の図（分離されたダイパッドが2つの相異なる面積、形状から成っている）。

【図6】本発明の半導体装置のリードフレームの一実施例を示す要部の図（分離されたダイパッドが3つの相異なる面積、形状から成っている）。

【図7】本発明の半導体装置のリードフレームの一実施例を示す要部の図（分離されたダイパッドが1本の支持腕で接続されている）。

【図8】本発明の半導体装置のリードフレームを用いた半導体装置の一実施例の要部の図（支持腕が曲線）。

【図9】本発明の半導体装置のリードフレームを用いた半導体装置の一実施例の要部の図（支持腕が複数本）。

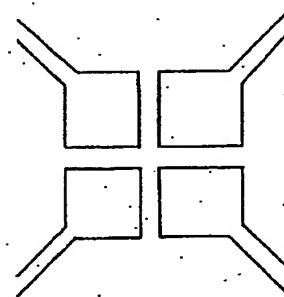
【図10】本発明の半導体装置のリードフレームの一実施例を示す要部の図（分離されたダイパッドの間にインナーリードが入り込んでいる）。

【図11】本発明の半導体装置のリードフレームを用いた半導体装置の一実施例の要部の図（複数の半導体チップが搭載されている）。

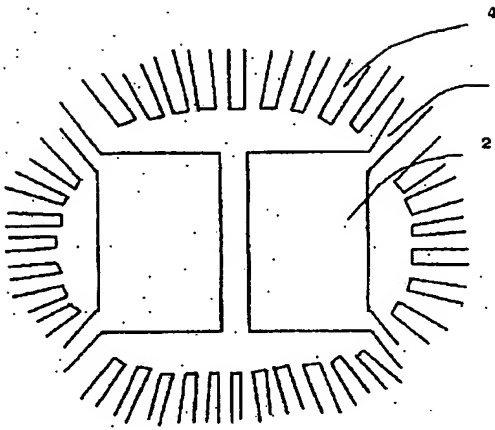
【符号の説明】

- 1・・・ICチップ
- 2・・・ダイパッド
- 3・・・タブ吊りリード
- 4・・・インナーリード
- 5・・・ワイヤ

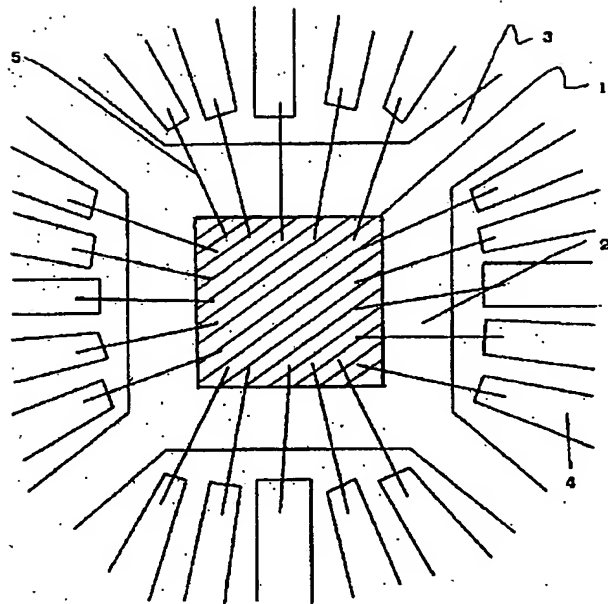
【図4】



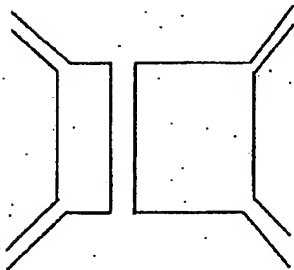
【図2】



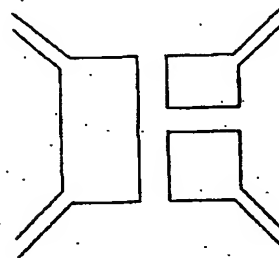
【図3】



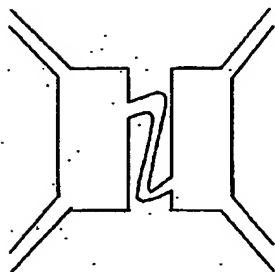
【図5】



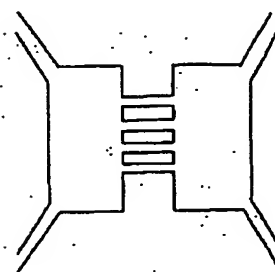
【図6】



【図8】

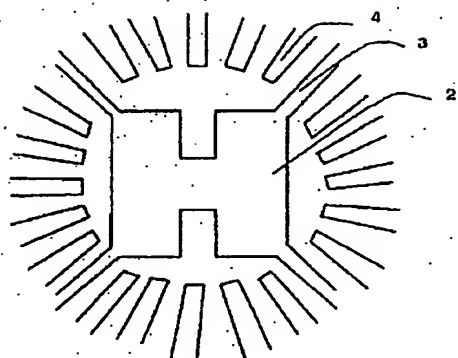


【図9】

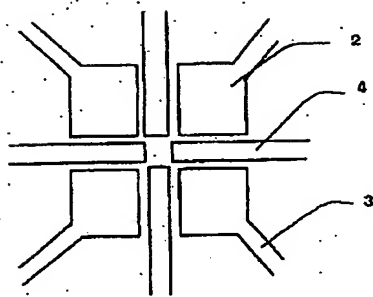


BEST AVAILABLE COPY

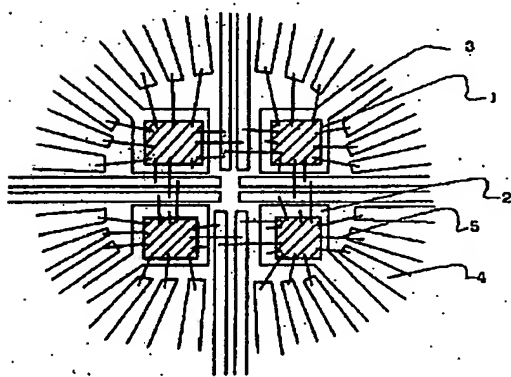
【図7】



【図10】



【図11】



BEST AVAILABLE COPY